

Docket No.: 60188-731

PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of	:	Customer Number: 20277
	:	
Yutaka HIROSE, et al.	:	Confirmation Number:
	:	
Serial No.:	:	Group Art Unit:
	:	
Filed: December 17, 2003	:	Examiner:
	:	
For: SEMICONDUCTOR DEVICE AND METHOD FOR FABRICATING THE SAME	:	

**CLAIM OF PRIORITY AND
TRANSMITTAL OF CERTIFIED PRIORITY DOCUMENT**

Mail Stop CPD
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Sir:

In accordance with the provisions of 35 U.S.C. 119, Applicants hereby claim the priority of:

Japanese Patent Application No. JP 2003-013395, filed on January 22, 2003.

cited in the Declaration of the present application. A certified copy is submitted herewith.

Respectfully submitted,

MODERMOTT, WILL & EMERY


Michael E. Fogarty
Registration No. 36,139

600 13th Street, N.W.
Washington, DC 20005-3096
(202) 756-8000 MEF:gav
Facsimile: (202) 756-8087
Date: December 17, 2003

6088-73)

Yutaka HIROSE, et al.

December 17, 2003

日 本 国 特 許 庁
JAPAN PATENT OFFICE

McDermott, Will & Emery

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application: 2 0 0 3 年 1 月 2 2 日

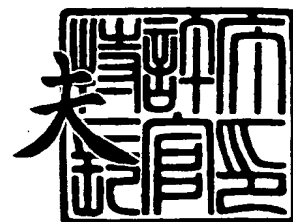
出 願 番 号
Application Number: 特 願 2 0 0 3 - 0 1 3 3 9 5
[ST. 10/C]: [J P 2 0 0 3 - 0 1 3 3 9 5]

出 願 人
Applicant(s): 松下電器産業株式会社

2 0 0 3 年 9 月 1 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康



出証番号 出証特 2 0 0 3 - 3 0 7 1 0 0 5

【書類名】 特許願

【整理番号】 2925040093

【提出日】 平成15年 1月22日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 29/78

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

【氏名】 廣瀬 裕

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

【氏名】 井上 薫

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

【氏名】 池田 義人

【特許出願人】

【識別番号】 000005821

【氏名又は名称】 松下電器産業株式会社

【代理人】

【識別番号】 100077931

【弁理士】

【氏名又は名称】 前田 弘

【選任した代理人】

【識別番号】 100094134

【弁理士】

【氏名又は名称】 小山 廣毅

【選任した代理人】

【識別番号】 100110939

【弁理士】

【氏名又は名称】 竹内 宏

【選任した代理人】

【識別番号】 100110940

【弁理士】

【氏名又は名称】 嶋田 高久

【選任した代理人】

【識別番号】 100113262

【弁理士】

【氏名又は名称】 竹内 祐二

【選任した代理人】

【識別番号】 100115059

【弁理士】

【氏名又は名称】 今江 克実

【選任した代理人】

【識別番号】 100115691

【弁理士】

【氏名又は名称】 藤田 篤史

【選任した代理人】

【識別番号】 100117581

【弁理士】

【氏名又は名称】 二宮 克也

【選任した代理人】

【識別番号】 100117710

【弁理士】

【氏名又は名称】 原田 智雄

【選任した代理人】

【識別番号】 100121500

【弁理士】

【氏名又は名称】 後藤 高志

【選任した代理人】

【識別番号】 100121728

【弁理士】

【氏名又は名称】 井関 勝守

【手数料の表示】

【予納台帳番号】 014409

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0217869

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置及びその製造方法

【特許請求の範囲】

【請求項 1】 III族窒化物半導体層と、
前記III族窒化物半導体層の上に形成されたゲート電極とを備え、
前記ゲート電極は密着性促進元素を含んでおり、
前記III族窒化物半導体層と前記ゲート電極との間に熱酸化絶縁膜が介在して
いることを特徴とする半導体装置。

【請求項 2】 前記熱酸化絶縁膜は、酸化アルミニウム又は酸化珪素よりなる
ことを特徴とする請求項 1 に記載の半導体装置。

【請求項 3】 前記熱酸化絶縁膜の厚さは、0.8 nm以上で且つ3 nm以下
であることを特徴とする請求項 1 に記載の半導体装置。

【請求項 4】 前記ゲート電極は、Pdを含有していることを特徴とする請求
項 1 に記載の半導体装置。

【請求項 5】 前記密着性促進元素は、Ti、Ni又はSiであることを特徴
とする請求項 1 に記載の半導体装置。

【請求項 6】 III族窒化物半導体層に対して熱処理を行って、前記III族窒化
物半導体層の表面に熱酸化絶縁膜を形成する工程と、
前記熱酸化絶縁膜の上に、密着性促進元素を含むゲート電極を形成する工程と
を備えることを特徴とする半導体装置の製造方法。

【請求項 7】 前記熱酸化絶縁膜を形成する工程は、前記III族窒化物半導体
層の上に窒化アルミニウム層を形成した後、前記窒化アルミニウム層を熱処理に
より酸化させて酸化アルミニウム層に変化させることにより、該酸化アルミニウ
ム層よりなる前記熱酸化絶縁膜を形成する工程を含むことを特徴とする請求項 6
に記載の半導体装置の製造方法。

【請求項 8】 前記酸化アルミニウム層の厚さは、0.8 nm以上で且つ3 nm
以下であることを特徴とする請求項 7 に記載の半導体装置の製造方法。

【請求項 9】 前記熱酸化絶縁膜を形成する工程は、前記III族窒化物半導体
層の表面にシリコン層を形成した後、前記シリコン層を熱処理により酸化させて

酸化珪素層に変化させることにより、該酸化珪素層よりなる前記熱酸化絶縁膜を形成する工程であることを特徴とする請求項6に記載の半導体装置の製造方法。

【請求項10】 前記酸化珪素層の厚さは、0.5nm以上で且つ1.5nm以下であることを特徴とする請求項9に記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、一般的に $(\text{In}_x\text{Al}_{1-x})_y\text{Ga}_{1-y}\text{N}$ ($0 \leq x \leq 1$ 、 $0 \leq y \leq 1$) で表されるIII族窒化物半導体層、いあわゆる窒化ガリウム系化合物半導体層よりなる半導体装置及びその製造方法に関する。

【0002】

【従来の技術】

III族窒化物半導体、すなわちGaN、AlN、InN又はその混晶物よりなる半導体層装置は短波長発光デバイスのみならず電子デバイスへの応用が検討されている。特に、 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$) とGaNとのヘテロ界面に形成される高濃度の二次元電子ガスを利用したヘテロ接合電界効果デバイス (Heterojunction Field Effect Transistor、以下HFETと略す) は、窒化物半導体における本来の物性の特長である高い絶縁耐圧及び高い飽和速度を十分活用できる可能性が高いため、高出力高周波デバイスとして開発が進められている。

【0003】

以下、III族窒化物半導体層を有する従来の半導体装置について、図14を参照しながら説明する。

【0004】

図14に示すように、基板101の上面にバッファ層102が形成され、該バッファ層102の上面にGaN層103が形成されている。GaN層103の上に $\text{Al}_x\text{Ga}_{1-x}\text{N}$ 層104が堆積され、該 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ 層104にはオーミック・コンタクト105が形成されている。 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ 層104の上にはゲート電極106が形成されている。

【0005】

ところで、H F E Tにおいて、チャネル領域を流れる二次元電子ガスの流量は、通常、 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ 層 1 0 4 の表面のバリア層にショットキー接合を形成するゲート電極 1 0 6 に加える電圧によって制御される。このように、窒化物半導体層の表面に形成されるショットキー電極は、一般に、金属性のゲート電極材料を窒化物半導体層の表面に直接堆積することで形成されてきた。この場合に問題となるのは、ゲート電極材料と窒化物半導体層との間の密着性を高めるためにはゲート電極材料と窒化物半導体層との反応性を高める必要がある。ところが、反応性を高めると最終的に形成されるショットキー接合のリーク特性を最小に抑える上で大きな問題になる。すなわち、リーク電流をより小さく抑えるためには一般的に窒化物半導体層と反応性の低い材料、例えばA u、P t、又はP d等をゲート電極として用いれば良いが、これらの材料は窒化物半導体層との反応性が低いために窒化物半導体層の表面への密着性が低いので、これらの材料を用いたゲート電極は窒化物半導体層の表面から容易に剥がれる。

【 0 0 0 6 】

この問題に対しては、通常、T i、N i、又はS i等をA u、P t、又はP d等と共に蒸着することでゲート電極の窒化物半導体層に対する密着性を高めるという方法がとられているが、T i、N i、又はS iは共に窒化物半導体層との反応性が高い金属であるため、窒化物半導体層と化学反応を起こして窒化物半導体層内に窒素空孔等の欠陥を誘起するので、形成されたショットキー接合を介して流れるリーク電流は極めて高くなる。

【 0 0 0 7 】

【特許文献 1】

特開平 1 0 - 2 2 3 9 0 1 号公報

【特許文献 2】

特開 2 0 0 0 - 1 5 0 7 9 2 号公報

【非特許文献】

E. H. RHODERICK and R. H. WILLIAM., "Metal-Semiconductor Contacts", 2nd Ed. Claredon Press. Oxford 1988 Chap1~3

【 0 0 0 8 】

【発明が解決しようとする課題】

ところで、窒化物半導体層の表面にリーク電流が低いショットキー接合を形成するために、ゲート電極の材料として微量のSiを混ぜたPdを用いることで、ゲート電極膜の密着性が向上することは確認された。しかしながら、ゲート電極の材料に添加するSiの添加量を極限まで下げた場合、ゲート電極を形成した後の半導体装置を製造するプロセスにおける機械的外乱作用を抑制する要求（例えば過度の超音波洗浄を避ける等）が極めて高くなり、また、表面に大きな凹凸を有する不完全な結晶性のエピタキシャル層上に形成されたゲート電極を用いた場合又は高温の熱工程に曝される等の条件下の場合では、通常、一旦付着した電極が剥がれるという問題が新たに生じる。

【0009】

本発明は、ショットキー接合を介して流れるリーク電流を低く抑えると共に、窒化物半導体層に対するゲート電極の密着性を向上させることを目的とする。

【0010】**【課題を解決するための手段】**

上記目的を達成するため、本発明に係る半導体装置は、III族窒化物半導体層と、III族窒化物半導体層の上に形成されたゲート電極とを備え、ゲート電極は密着性促進元素を含んでおり、III族窒化物半導体層とゲート電極との間に熱酸化絶縁膜が介在しているものである。

【0011】

本発明に係る半導体装置によると、ゲート電極とIII族窒化物半導体層との間に熱酸化絶縁膜が介在しているため、ゲート電極は熱酸化絶縁膜と化学反応を起こしてIII族窒化物半導体層との間では直接化学反応を起こさないで、リーク電流の発生を抑えることができる。また、ゲート電極は熱酸化絶縁膜と化学反応を起こしてIII族窒化物半導体層との間で直接化学反応を起こさないで、密着性促進元素の含有量を必要な量まで高めることができる。その結果、窒化物半導体層に対するゲート電極の密着性が向上するので、ゲート電極が外的な要因によって剥がれることを防止することができる。

【0012】

なお、密着性促進元素とは、窒化物半導体層に対するゲート電極の密着性を促進させる元素のことであり、例えばTi、Si、Ni、Cr、又はCu等の元が用いられる。また、熱酸化絶縁膜とは、純粹の熱酸化膜と、窒素を含んだ熱酸化膜すなわち熱酸窒化膜を含む概念である。

【0013】

本発明に係る半導体装置において、熱酸化絶縁膜は、酸化アルミニウム又は酸化珪素よりなることが好ましい。

【0014】

このようにすると、リーク電流を低く抑えると共に、窒化物半導体層に対するゲート電極の密着性を向上させることができ、その結果、ゲート電極が外的な要因によって窒化物半導体層から剥がれることをより確実に防止することができる。

【0015】

本発明に係る半導体装置において、熱酸化絶縁膜の厚さは、0.8nm以上且つ3nm以下であることが好ましい。

【0016】

このようにすると、熱酸化絶縁膜の厚さが0.8nm未満であるとゲート電極をIII族窒化物半導体層に直接接合する場合のようにリーク電流を抑制することができず、また3nmよりも厚いと絶縁膜としての機能が発現しショットキー接合ができないので、熱酸化絶縁膜の厚さを0.8nm以上且つ3nm以下の範囲にすることでショットキー接合を可能とすると共にリーク電流を低く抑えると共に、窒化物半導体層に対するゲート電極膜の密着性を向上させることができる。

【0017】

本発明に係る半導体装置において、ゲート電極は、Pdを含有していることが好ましい。

【0018】

このようにすると、リーク電流を効果的に抑制できると共に、熱酸化絶縁膜との密着性を向上させることができ、更には熱に対する耐性も良い。

【0019】

本発明に係る半導体装置において、密着性促進元素は、Ti、Ni又はSiであることが好ましい。

【0020】

また、上記目的を達成するために、本発明に係る半導体装置の製造方法は、II族窒化物半導体層に対して熱処理を行って、III族窒化物半導体層の表面に熱酸化絶縁膜を形成する工程と、熱酸化絶縁膜の上に、密着性促進元素を含むゲート電極を形成する工程とを備えるものである。

【0021】

本発明に係る半導体装置の製造方法によると、ゲート電極とIII族窒化物半導体層との間に熱酸化絶縁膜が介在しているため、ゲート電極は熱酸化絶縁膜と化学反応を起こしてIII族窒化物半導体層との間では直接化学反応を起こさないで、リーク電流の発生を抑えることができる。また、ゲート電極は熱酸化絶縁膜と化学反応を起こしてIII族窒化物半導体層との間で直接化学反応を起こさないで、密着性促進元素の含有量を必要な量まで高めることができる。その結果、窒化物半導体層に対するゲート電極の密着性が向上するので、ゲート電極が外的な要因によって剥がれることを防止することができる。

【0022】

なお、密着性促進元素とは、窒化物半導体層に対するゲート電極の密着性を促進させる元素のことであり、例えばTi、Si、Ni、Cr、又はCu等の元素のが用いられる。また、熱酸化絶縁膜とは、純粋の熱酸化膜と、窒素を含んだ熱酸化膜すなわち熱酸窒化膜を含む概念である。

【0023】

本発明に係る半導体装置の製造方法において、熱酸化絶縁膜を形成する工程は、III族窒化物半導体層の上に窒化アルミニウム層を形成した後、窒化アルミニウム層を熱処理により酸化させて酸化アルミニウム層に変化させることにより、該酸化アルミニウム層よりなる熱酸化絶縁膜を形成する工程を含むことが好ましい。

【0024】

このようにすると、ゲート電極と窒化アルミニウム層との間に酸化アルミニウ

ム層が介在しているため、ゲート電極は酸化アルミニウム層と化学反応を起こしてIII族窒化物半導体層との間では直接化学反応を起こさないで、リーク電流の発生を抑えることができる。また、ゲート電極は酸化アルミニウム層と化学反応を起こしてIII族窒化物半導体層との間で直接化学反応を起こさないで、密着性促進元素の含有量を必要な量まで高めることができる。その結果、窒化物半導体層に対するゲート電極の密着性が向上するので、ゲート電極が外的な要因によって剥がれることを防止することができる。

【0025】

本発明に係る半導体装置の製造方法において、酸化アルミニウム層の厚さは、0.8 nm以上且つ3 nm以下であることが好ましい。

【0026】

このようにすると、酸化アルミニウム層の厚さが0.8 nm未満であるとゲート電極をIII族窒化物半導体層に直接接合する場合のようにリーク電流を抑制することができず、また3 nmよりも厚いと絶縁膜としての機能が発現しショットキー接合ができないので、酸化アルミニウム層の厚さを0.8 nm以上且つ3 nm以下の範囲にすることでショットキー接合を可能とすると共にリーク電流を低く抑えると共に、窒化物半導体層に対するゲート電極膜の密着性を向上させることができる。

【0027】

本発明に係る半導体装置の製造方法において、熱酸化絶縁膜を形成する工程は、III族窒化物半導体層の表面にシリコン層を形成した後、シリコン層を熱処理により酸化させて酸化珪素層に変化させることにより、その酸化珪素層よりなる熱酸化絶縁膜を形成する工程であることが好ましい。

【0028】

このようにすると、ゲート電極と窒化物半導体層との間に酸化珪素層が介在しているため、ゲート電極は酸化珪素層と化学反応を起こしてIII族窒化物半導体層との間では直接化学反応を起こさないで、リーク電流の発生を抑えることができる。また、ゲート電極は酸化珪素層と化学反応を起こしてIII族窒化物半導体層との間で直接化学反応を起こさないで、密着性促進元素の含有量を必要な

量まで高めることができる。その結果、窒化物半導体層に対するゲート電極の密着性が向上するので、ゲート電極が外的な要因によって剥がれることを防止することができる。

【0029】

本発明に係る半導体装置の製造方法において、酸化珪素層の厚さは、0.5 nm以上且つ1.5 nm以下であることが好ましい。

【0030】

このようにすると、酸化珪素層の厚さが0.5 nm未満であるとゲート電極をIII族窒化物半導体層に直接接合する場合のようにリーク電流を抑制することができず、また1.5 nmよりも厚いと絶縁膜としての機能が発現しショットキー接合ができないので、酸化珪素層の厚さを0.5 nm以上且つ1.5 nm以下の範囲にすることでショットキー接合を可能とすると共にリーク電流を低く抑えると共に、窒化物半導体層に対するゲート電極膜の密着性を向上させることができる。

【0031】

【発明の実施の形態】

（第1の実施形態）

以下、本発明の第1の実施形態に係る半導体装置について図面を参照しながら説明する。

【0032】

図1(a)～(c)は本発明の第1の実施形態に係る半導体装置及びその製造方法を示す断面図である。

【0033】

図1(a)に示すように、まず、SiC基板11の上にバッファ層12を堆積し、該バッファ層12の上にn-型のGaN層13を有機化学気相堆積法(Metal organic chemical vapor deposition: 以下MOCVD法という)又は分子線エピタキシー法(Molecular beam epitaxy: 以下MBE法という)で形成した後、該GaN層13の上に厚さ1.5 nmの極めて薄いAlN層14を同様にMOCVD法又はMBE法により形成する。

【0034】

次に、図1 (b) に示すように、図1 (a) に示した試料の表面を900℃で5分間酸素雰囲気中で熱により酸化させて熱酸化絶縁膜を形成する。すなわち、GaN層13の上のAlN層14は熱酸化により極めて薄いAl₂O₃膜(熱酸化絶縁膜)15に変化する。

【0035】

次に、図1 (c) に示すように、密着性促進元素たるSiが重量比10%で混合されたPdをAl₂O₃膜15の上に蒸着した後、リフトオフによってゲート電極16を形成することによりダイオードが完成する。

【0036】

ここで、上記した密着性促進元素について図2を参照しながら説明する。図2は密着性促進元素を説明する図であり、密着性促進元素とは、窒化物半導体層に対するゲート電極の密着性を促進させる元素のことであり、例えばTi、Si、Ni、Cr、Cu等の元素が用いられる。なお、窒化物半導体層に対するゲート電極の密着性を促進させない元素は、例えばPt、Au、Pd等の元素である。また、Pt、Au、Pd、Cu等の元素はゲート電極に用いられると、低いリーク特性を示す。

【0037】

また、ゲート電極16とGaN層13との間に形成されたAl₂O₃膜15の膜厚は、0.8nm以上で3.0nm以下であることが好ましい。これは、膜厚が0.8nm未満であるとゲート電極16をGaN層13の上に直接接合する場合と同様にリーク電流を抑制することができず、また3nmよりも厚いと絶縁膜としての機能が発現しショットキー接合ができなくなるからである。すなわち、Al₂O₃膜15の膜厚を0.8nm以上で3.0nm以下にすれば、良好なショットキー特性を有し、またゲート電極の機能を損なうことはない。

【0038】

このように、ゲート電極16とGaN層13との間にAl₂O₃膜15が介在しているため、ゲート電極16はGaN層13と直接化学反応を起こさずにAl₂O₃膜15と化学反応を起こすので、リーク電流の発生を抑えることができる

と共に、ゲート電極 16 に混合される Si の量を必要な量まで高めることができ、ゲート電極 16 と Al_2O_3 膜 15 とは極めて良好な密着性を保つことができる。その結果、ゲート電極 16 の形成において、リフトオフ時の過度の超音波洗浄を施してもゲート電極 16 は全く剥がれなかった。すなわち、本実施形態によると、ゲート電極 16 を構成する Pd が本来有する非常に低いリーク特性を実現すると共に、ゲート電極 16 が剥がれることを防止することができる。

【0039】

また、ゲート電極 16 と GaN 層 13 との間に介在させる Al_2O_3 膜 15 は熱酸化絶縁膜であるため、該熱酸化絶縁膜を形成する際に電氣的な安定性を有するので、通常の CVD 法等による堆積によって絶縁膜を形成する場合であれば発生するリーク電流を防ぐことができる。

【0040】

ここで、図 3 は本実施形態のゲート電極 16 の I-V 特性を示す図であり、図 3 に示すように、本実施形態に係る半導体装置が良好なショットキー特性を有することが分かる。

【0041】

なお、上記熱酸化絶縁膜とは、純粹の熱酸化絶縁膜と熱酸窒化絶縁膜とを含む概念である。すなわち、 Al_2O_3 よりなる純粹の熱酸化絶縁膜と、窒素を含んだ $AlON_x$ よりなる熱酸窒化絶縁膜とを含む概念である。

【0042】

(第 2 の実施形態)

以下、本発明の第 2 の実施形態について図面を参照しながら説明する。

【0043】

図 4 (a) ~ (d) は本発明の第 2 の実施形態に係る半導体装置を製造する工程を示す断面図である。

【0044】

図 4 (a) に示すように、まず、SiC 基板 21 の上に AlN よりなるバッファ層 22 を MOCVD 法によって堆積し、該バッファ層 22 の上に $1\mu m$ の GaN 層 23 を堆積する。次に、該 GaN 層 23 の上に表面のバリア層として Al_0 .

25Ga0.75N層24を25nm堆積し、該Al0.25Ga0.75N層34の上に1nmの極めて薄いAlN層25をMOCVD法によって堆積する。

【0045】

次に、図4(b)に示すように、図4(a)に示した試料の表面を900℃で10分間酸素雰囲気中で熱により酸化させて熱酸化絶縁膜を形成する。すなわち、最表面に形成されたAlN層25は熱酸化により膜厚が1.3nmのAl₂O₃膜(熱酸化絶縁膜)26に変化する。

【0046】

次に、図4(c)に示すように、レジストパターンをマスクにエッチングを行うことによりAl₂O₃膜26の所望の領域を除去してソース・ドレイン形成領域を形成する。次に、金属蒸着を行った後レジスト部分のリフトオフを行い、ソース・ドレイン領域にアニールを行ってソース・ドレイン電極27を形成する。

【0047】

その後、図4(d)に示すように、密着性促進元素たるSiが重量比5%で混合されたPdをAl₂O₃膜26の上に蒸着した後、リフトオフによってゲート電極28を形成することでトランジスタが完成する。

【0048】

ここで、ゲート電極28とAl0.25Ga0.75N層24との間に形成されたAl₂O₃膜26の膜厚は、上記第1の実施形態と同様に、0.8nm以上で3.0nm以下とすることが好ましい。これは、膜厚が0.8nm未満であるとゲート電極28をAl0.25Ga0.75N層24の上に直接接合する場合と同様にリーク電流を抑制することができず、また3nmよりも厚いと絶縁膜としての機能が発現しショットキー接合ができなくなるからである。すなわち、Al₂O₃膜15の膜厚を0.8nm以上で3.0nm以下にすれば、良好なショットキー特性を有し、またゲート電極の機能を損なうことはない。

【0049】

このように、ゲート電極28とAl0.25Ga0.75N層24との間にAl₂O₃膜26が介在するため、ゲート電極28はAl0.25Ga0.75N層24と直接化学反応を起こさずにAl₂O₃膜26と化学反応を起こすので、リーク電流の発生

を抑えることができると共に、ゲート電極 28 に混合される Si の量を必要な量まで高めることができ、ゲート電極 28 と Al_2O_3 膜 26 とは極めて良好な密着性を保つことができる。その結果、ゲート電極 28 の形成において、リフトオフ時の過度の超音波洗浄を施してもゲート電極 28 は全く剥がれなかった。すなわち、本実施形態によると、ゲート電極 28 を構成する Pd が本来有する非常に低いリーク特性を実現する共に、ゲート電極 28 が剥がれることを防止することができる。

【0050】

また、ゲート電極 28 と $Al_{0.25}Ga_{0.75}N$ 層 24 との間に介在させる Al_2O_3 膜 26 は熱酸化絶縁膜であるため、該熱酸化絶縁膜を形成する際に電氣的な安定性を有するので、通常の CVD 法等による堆積によって絶縁膜を形成する場合であれば発生するリーク電流を防ぐことができる。

【0051】

ここで、図 5 は本実施形態のゲート電極 28 の I-V 特性を示す図であり、図 5 に示すように、逆バイアス 50 V までリーク電流が 3 nA 以下という特性を示しており、本実施形態に係る半導体装置が良好なショットキー特性を有することが分かる。

【0052】

なお、上記熱酸化絶縁膜とは、純粹の熱酸化絶縁膜と熱酸窒化絶縁膜とを含む概念である。すなわち、 Al_2O_3 よりなる純粹の熱酸化絶縁膜と、窒素を含んだ $AlON_x$ よりなる熱酸窒化絶縁膜とを含む概念である。

【0053】

また、上記密着性元素については、第 1 の実施形態と同様である。

【0054】

(第 3 の実施形態)

以下、本発明の第 3 の実施形態について図面を参照しながら説明する。

【0055】

図 6 (a) ~ (c) は本発明の第 3 の実施形態に係る半導体装置及びその製造方法を示す断面図である。

【0056】

図6 (a) に示すように、まず、SiC基板31の上に厚さ1000 Åのバッファ層32を堆積し、該バッファ層32の上に膜厚が1mmのn-型GaN層33を堆積する。

【0057】

次に、図6 (b) に示すように、図6 (a) に示した試料の表面を900℃で3分間酸素雰囲気中でアニールすることによりを形成する。すなわち、該GaN層33のうち最表面の1.5nmが酸化されて膜厚が極めて薄いGa₂O₃膜(熱酸化絶縁膜)34に変化する。

【0058】

次に、図6 (c) に示すように、密着性促進元素たるSiが重量比5%で混合されたPdをGa₂O₃膜34の上に蒸着した後、リフトオフによってゲート電極35を形成することでダイオードが完成する。

【0059】

このように、ゲート電極35とGaN層33との間にGa₂O₃膜34が介在するため、ゲート電極35はGaN層33と直接化学反応を起こさずにGa₂O₃膜34と化学反応を起こすので、リーク電流の発生を抑えることができると共に、ゲート電極35に混合されるSiの量を必要な量まで高めることができ、ゲート電極35とGa₂O₃膜34とは極めて良好な密着性を保つことができる。その結果、ゲート電極35の形成において、リフトオフ時の過度の超音波洗浄を施してもゲート電極35は全く剥がれなかった。すなわち、本実施形態によると、ゲート電極35を構成するPdが本来有する非常に低いリーク特性を実現すると共に、ゲート電極35が剥がれることを防止することができる。

【0060】

なお、上記熱酸化絶縁膜とは、純粋の熱酸化絶縁膜と熱酸窒化絶縁膜とを含む概念である。すなわち、Ga₂O₃よりなる純粋の熱酸化絶縁膜と、窒素を含んだGaON_xよりなる熱酸窒化絶縁膜とを含む概念である。

【0061】

また、密着性促進元素については、第1の実施形態と同様である。

【0062】

(第4の実施形態)

以下、本発明の第4の実施形態について図面を参照しながら説明する。

【0063】

図7(a)～(d)は本発明の第4の実施形態に係る半導体装置及びその方法を示す断面図である。

【0064】

図7(a)に示すように、まず、SiC基板41の上に厚さ1500Åのバッファ層42をMOCVD法により形成した後、該バッファ層42の上にノンドープ型のGaN層43を2μm積層する。該GaN層43の上に表面のバリア層としてAl_{0.25}Ga_{0.75}N層44を20nm堆積する。なお、Al_{0.25}Ga_{0.75}N層44はHFEETに通常用いられるAlGaAs/GaAsの変調ドープ構造と同様にSiがドーピングされている。

【0065】

次に、図7(b)に示すように、Al_{0.25}Ga_{0.75}N層44の上にドーパントに用いたSiを5～7原子層分積層してSi層45を形成する。このように、膜圧が極めて薄いSi層45の形成はMOCVD法を用いることによって実現可能である。

【0066】

次に、Si層45の最表面の2～3原子層は大気中を移動中に自然酸化しているため、HFでこれを除去する。その後、図7(c)に示すように、図7(b)に示す試料を酸化炉において20%が酸素、80%が窒素である雰囲気中で750℃で10分間アニールを行って熱酸化絶縁膜を形成する。すなわち、酸化する温度が750℃で極めて低いため、Al_{0.25}Ga_{0.75}N層44は酸化されることなくSi層45のみが酸化され、膜圧が1nmである極めて薄いSiO₂膜(熱酸化絶縁膜)46に変化する。

【0067】

次に、図7(d)に示すように、レジストパターンをマスクにエッチングを行うことによりSiO₂膜46の所望の領域を除去してソース・ドレイン形成領域

を形成する。次に、金属蒸着を行った後レジスト部分のリフトオフを行い、ソース・ドレイン領域にアニールを行ってソース・ドレイン電極 47 を形成する。その後、密着性促進元素たる Si が重量比 30% で混合された Pd を SiO_2 膜 46 の上に蒸着した後、リフトオフによってゲート電極 48 を形成することでトランジスタが完成する。

【0068】

ここで、ゲート電極 48 と $\text{Al}_{0.25}\text{Ga}_{0.75}\text{N}$ 層 44 との間に形成された SiO_2 膜 46 の膜厚は、0.5 nm 以上で 1.5 nm 以下とすることが好ましい。これは、膜厚が 0.5 nm 未満であるとゲート電極 48 を $\text{Al}_{0.25}\text{Ga}_{0.75}\text{N}$ 層 44 の上に直接接合する場合と同様にリーク電流を抑制することができず、また 1.5 nm よりも厚いと絶縁膜としての機能が発現しショットキー接合ができなくなるからである。すなわち、 SiO_2 膜 46 の膜厚を 0.5 nm 以上で 1.5 nm 以下にすれば、良好なショットキー特性を有し、またゲート電極の機能を損なうことはない。

【0069】

このように、ゲート電極 48 と $\text{Al}_{0.25}\text{Ga}_{0.75}\text{N}$ 層 44 との間に SiO_2 膜 46 が介在するため、ゲート電極 48 は $\text{Al}_{0.25}\text{Ga}_{0.75}\text{N}$ 層 44 と直接化学反応を起こさずに SiO_2 膜 46 と化学反応を起こすので、リーク電流の発生を抑えることができると共に、ゲート電極 48 に混合される Si の量を必要な量まで高めることができ、ゲート電極 48 と SiO_2 膜 46 とは極めて良好な密着性を保つことができる。その結果、ゲート電極 48 の形成において、リフトオフ時の過度の超音波洗浄を施してもゲート電極 48 は全く剥がれなかった。すなわち、本実施形態によると、ゲート電極 48 を構成する Pd が本来有する非常に低いリーク特性を実現しながら、ゲート電極 48 が剥がれることを防止できる。

【0070】

なお、上記熱酸化絶縁膜とは、純粹の熱酸化絶縁膜と熱酸窒化絶縁膜とを含む概念である。すなわち、 SiO_2 よりなる純粹の熱酸化絶縁膜と、窒素を含有する SiON_x よりなる熱酸窒化絶縁膜とを含む概念である。

【0071】

また、上記Si層45はドーピングにより形成したが、Si層を蒸着しても構わない。

【0072】

ここで、本実施形態の変形例について図8を参照しながら説明する。

【0073】

図8は第4の実施形態の変形例に係る半導体装置を示す図である。

【0074】

図8においては、上記図7(a)及び(b)と同様の手順で形成されたSi層45に対して行うアニールを N_2O 又は NO の雰囲気下で行うことによって、最表面のSi層45を膜厚が極めて薄いシリコン酸窒化膜であるSiON膜81に変化させる。その後は、上記図7(d)と同様にして、SiON膜81の所望の領域を除去してソース・ドレイン電極47を形成した後、ゲート電極48を形成することでトランジスタが完成する。

【0075】

この場合についても、ゲート電極48と $\text{Al}_{0.25}\text{Ga}_{0.75}\text{N}$ 層44との間にSiON膜81が介在するため、ゲート電極48は $\text{Al}_{0.25}\text{Ga}_{0.75}\text{N}$ 層44と直接化学反応を起こさずにSiON膜81と化学反応を起こすので、リーク電流の発生を抑えることができると共に、ゲート電極48に混合されるSiの量を必要な量まで高めることができ、ゲート電極48とSiON膜81とは極めて良好な密着性を保つことができる。その結果、ゲート電極48の形成において、リフトオフ時の過度の超音波洗浄を施してもゲート電極48は全く剥がれなかった。すなわち、本実施形態によると、ゲート電極48を構成するPdが本来有する非常に低いリーク特性を実現しながら、ゲート電極48が剥がれることを防止できる。

【0076】

なお、本実施形態において、密着性促進元素については第1の実施形態と同様である。

【0077】

また、以上の各実施形態において、基板としてSiCを用いる場合に限らず、

サファイア、Si、又はGaNを用いてもよい。

【0078】

ー本発明の作用効果に関する考察ー

ここで、以上の各実施形態で述べたように、ゲートの金属電極と窒化物半導体層の間に絶縁膜が介在しても、絶縁膜の膜厚を約1nm～約3nmに保つことによって、各実施形態におけるゲート電極が、窒化物半導体層の表面に直接金属を堆積した場合と同様のショットキー特性を有することを以下に説明する。

【0079】

図9(a)は金属電極を直接窒化物半導体層の表面に形成したショットキー接合のバンド・ダイアグラムである。

【0080】

図9(a)に示すように、ショットキー障壁の高さを決める金属と窒化物半導体層のフェルミレベルのアラインメントは金属のフェルミレベル近傍の電子の波動関数201が窒化物半導体層と金属界面の界面準位202に重なることで実現する。この接合のI-V特性は図9(b)に示したものとなり、近似的に熱電子放出モデルに従う次式で表される。

【0081】

$$J = A^{**} T^2 \left(-q\phi / k_B T \right) \left\{ \exp \left(qV / k_B T \right) - 1 \right\}$$

ここで、Jは電流密度、 A^{**} はリチャードソン定数、qは素電荷、 ϕ はショットキー障壁の高さ、 $k_B T$ はボルツマン定数、Tは絶対温度、Vは印加電圧を表す。

【0082】

図10～図12は、金属電極と窒化物半導体層の間に極薄の絶縁膜が介在する場合のバンドダイアグラムである。

【0083】

図10～図12に示すように、絶縁膜厚が徐々に厚くなった場合、金属のフェルミレベル近傍の電子の波動関数301と窒化物半導体層の表面準位302との重なり具合はこの絶縁膜の増加に従って少なくなり、両者は最終的には無相関状態（デカップリング）となる。絶縁膜の膜厚が極度に薄い3nm以下の場合

には、波動関数 301 と窒化物半導体層の表面準位 302 との重なり具合は十分に大きく、金属と半導体表面のフェルミレベルのアラインメントは金属を直接窒化物半導体層に堆積したショットキー接合の場合と同様となり、得られる I-V 特性も対応してほぼ同様である。

【0084】

図 13 は上記図 10 ~ 図 12 に対応する I-V 特性を示す図であり、図 10 ~ 図 12 に対応する I-V 特性を曲線 a ~ c を用いて示している。

【0085】

絶縁膜厚が 3 nm を超える場合は、曲線 c に示すように、金属と窒化物半導体層のフェルミレベルは無相関状態となり、ショットキー接合ではなくトンネル接合を形成する。この領域では、ゲートに印加する電圧によって、金属のフェルミレベルを窒化物半導体層に対して独立に制御することが可能となり、特に逆バイアス時にはゲートからのトンネリングによって注入される電子に起因するリーク電流の増大を招く。また、絶縁膜厚の増加に伴って絶縁膜中の電圧効果も増大し、窒化物半導体層の中の電荷量の制御性は劣化し、例えば HFE T においては相互コンダクタンス (gm) の低下を招く。一方、絶縁膜厚が極度に薄く、原子層 1 ~ 2 層程度の膜厚になると、窒化物半導体層の表面には絶縁膜の不均一性に起因する表面準位が増大し、ショットキー特性にはリーク電流の増大等の悪影響が生じる (以上、参考文献「E.H. RHODERICK and R.H. WILLIAM., "Metal-Semiconductor Contacts", 2nd Ed. Clarendon Press. Oxford 1988 Chap1~3」)。

【0086】

ここで、絶縁薄膜として Al_2O_3 膜又は SiO_2 膜を用いると、前述の元素 Ti、Ni、又は Si は極めて反応性が高いので Pd の密着性が向上する。ただし、反応時に絶縁膜中を過度に拡散する場合がある Ti、Ni よりは Siの方がより電氣的にも所望の特性を得ることができる。従って、ゲート電極材料として Pd を主成分とし、これに Si を適量混合したものを用いれば、Pd が本来有する低いリーク特性を活かしながら、 Al_2O_3 膜又は SiO_2 膜に対して極めて密着性が高いゲート電極を形成することが可能になるので、これは本発明においても特に望ましい材料の組み合わせである。

【0087】

【発明の効果】

以上のように本発明によると、ゲート電極とIII族窒化物半導体層との間に熱酸化絶縁膜が介在しているため、ゲート電極は熱酸化絶縁膜と化学反応を起こしてIII族窒化物半導体層との間では直接化学反応を起こさないで、リーク電流の発生を抑えることができる。また、ゲート電極は熱酸化絶縁膜と化学反応を起こしてIII族窒化物半導体層との間で直接化学反応を起こさないで、密着性促進元素の含有量を必要な量まで高めることができる。その結果、窒化物半導体層に対するゲート電極の密着性が向上するので、ゲート電極が外的な要因によって剥がれることを防止することができる。

【図面の簡単な説明】

【図1】

(a) ~ (c) は本発明の第1の実施形態に係る半導体装置及びその製造方法を示す断面図である。

【図2】

密着性促進元素を示す図である。

【図3】

第1の実施形態におけるゲート電極のI-V特性を示す図である。

【図4】

(a) ~ (d) は本発明の第2の実施形態に係る半導体装置及びその製造方法を示す断面図である。

【図5】

第2の実施形態におけるゲート電極のI-V特性を示す図である。

【図6】

(a) ~ (c) は本発明の第3の実施形態に係る半導体装置及びその製造方法を示す断面図である。

【図7】

(a) ~ (d) は本発明の第4の実施形態に係る半導体装置及びその製造方法を示す断面図である。

【図 8】

本発明の第 4 の実施形態の変形例に係る半導体装置を示す断面図である。

【図 9】

(a) は金属電極を直接窒化物半導体層の表面に形成したショットキー接合のバンド・ダイアグラムであり、(b) は I-V 特性を示す図である。

【図 10】

金属電極と窒化物半導体層の間に極めて薄い絶縁膜が介在する場合のバンドダイアグラムである。

【図 11】

金属電極と窒化物半導体の間に極めて薄い絶縁膜が介在する場合のバンドダイアグラムである。

【図 12】

金属電極と窒化物半導体の間に極めて薄い絶縁膜が介在する場合のバンドダイアグラムである。

【図 13】

金属電極と窒化物半導体の間に極めて薄い絶縁膜が介在する場合の I-V 特性を示す図である。

【図 14】

従来の半導体装置を示す断面図である。

【符号の説明】

- 11、21、31、41 SiC 基板
- 12、22、32、42 バッファ層
- 13、23、33、43 GaN 層
- 14、25 AlN 層
- 15、26 Al₂O₃ 膜
- 16、28、35、48 ゲート電極
- 24、44 Al_{0.25}Ga_{0.75}N 層
- 27、47 ソース・ドレイン電極
- 34 Ga₂O₃ 膜

4 5 S i 層

4 6 S i O₂ 膜

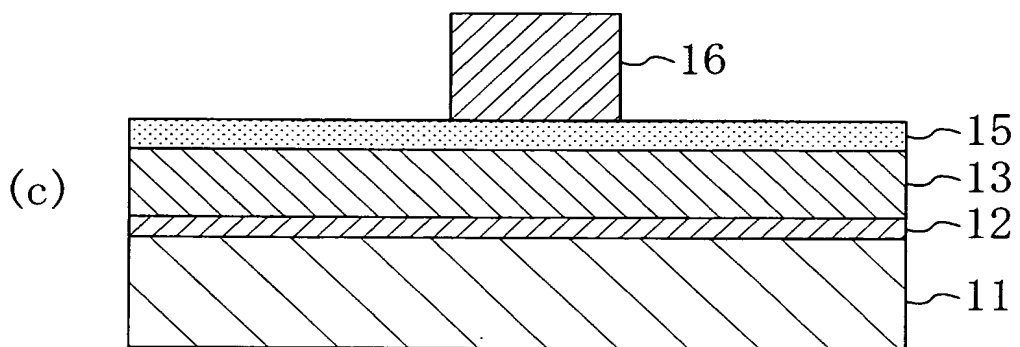
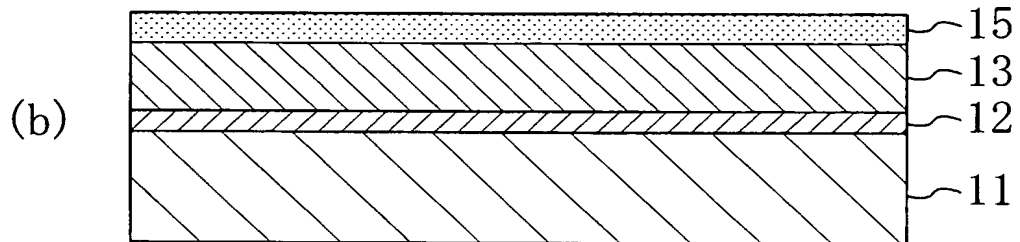
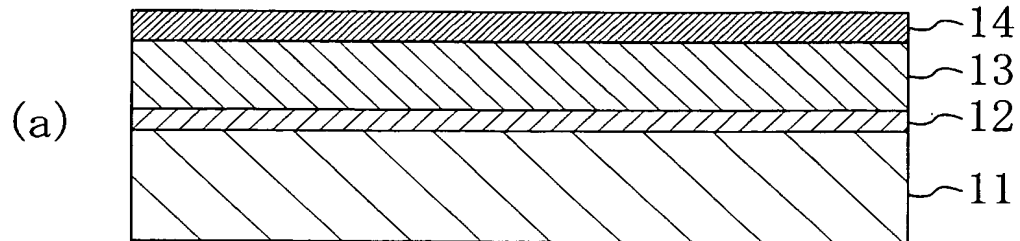
8 1 S i O N 膜

2 0 1、3 0 1 金属フェルミ準位近傍波動関数模式図

2 0 2、3 0 2 金属／半導体界面準位

【書類名】 図面

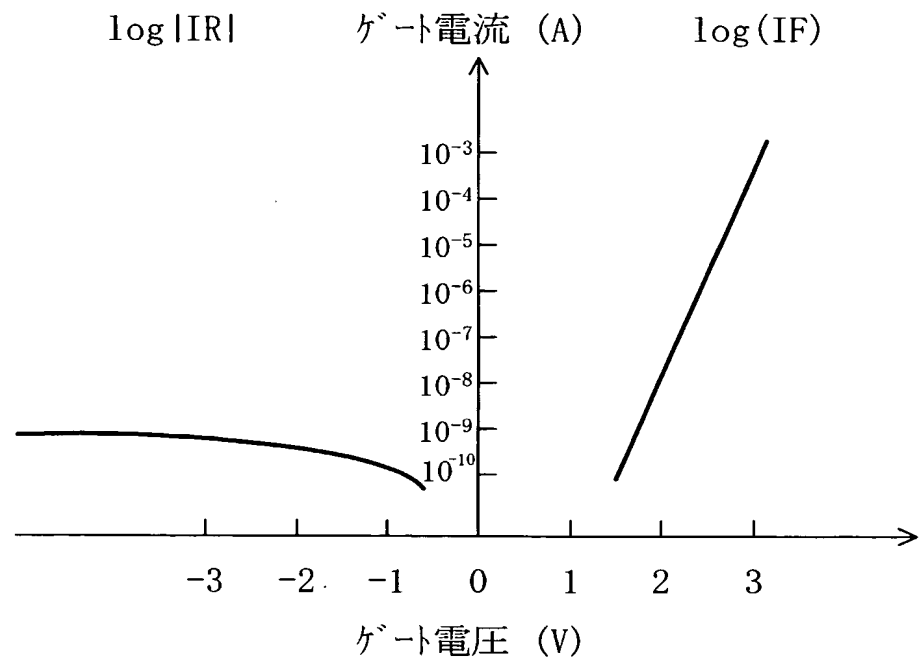
【図 1】



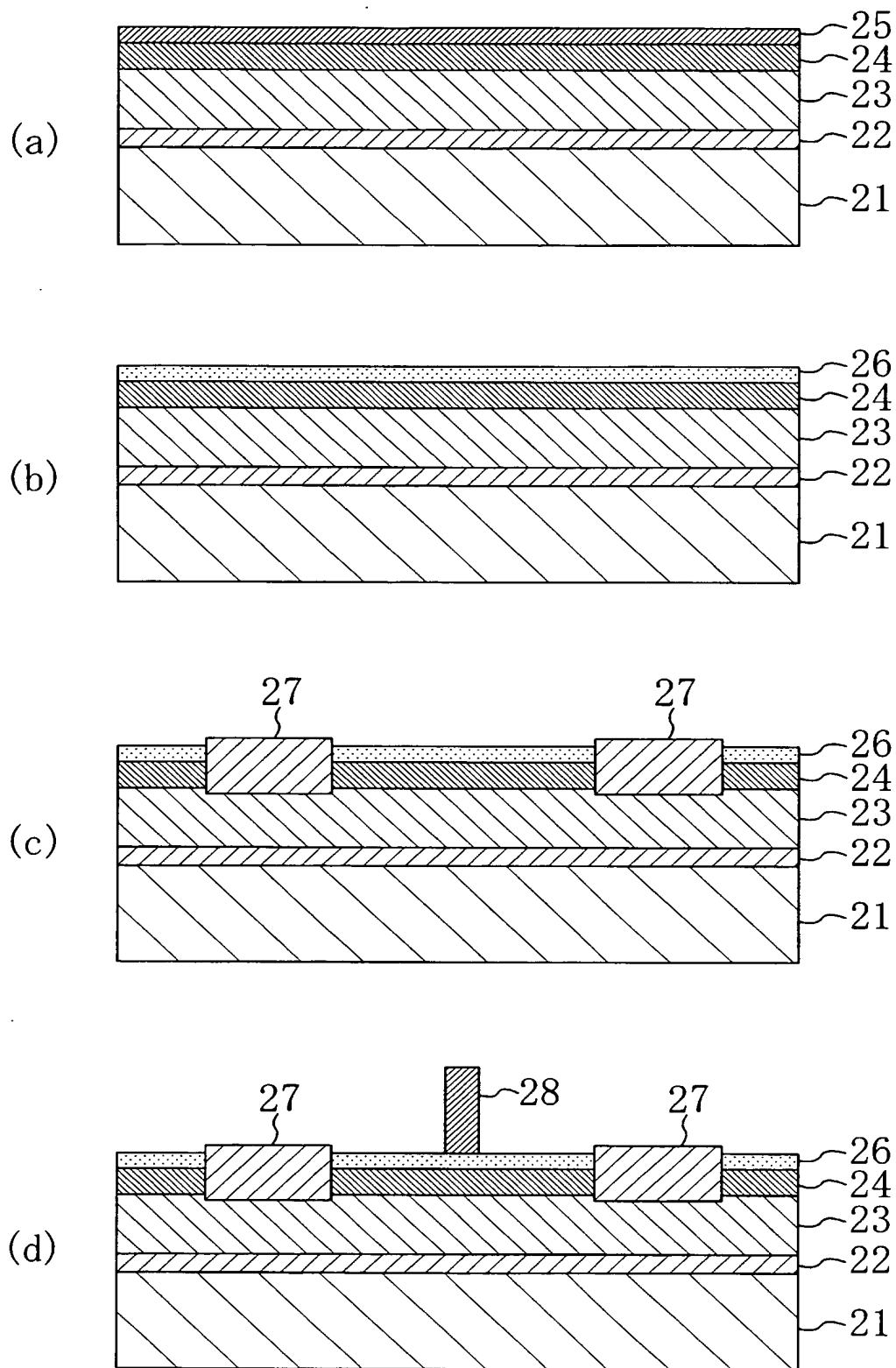
【図 2】

	密着性高い	密着性低い	リーク低い
Ti	○		
Si	○		
Ni	○		
Cr	○		
Pt		○	○
Au		○	○
Pd		○	○
Cu	○		○

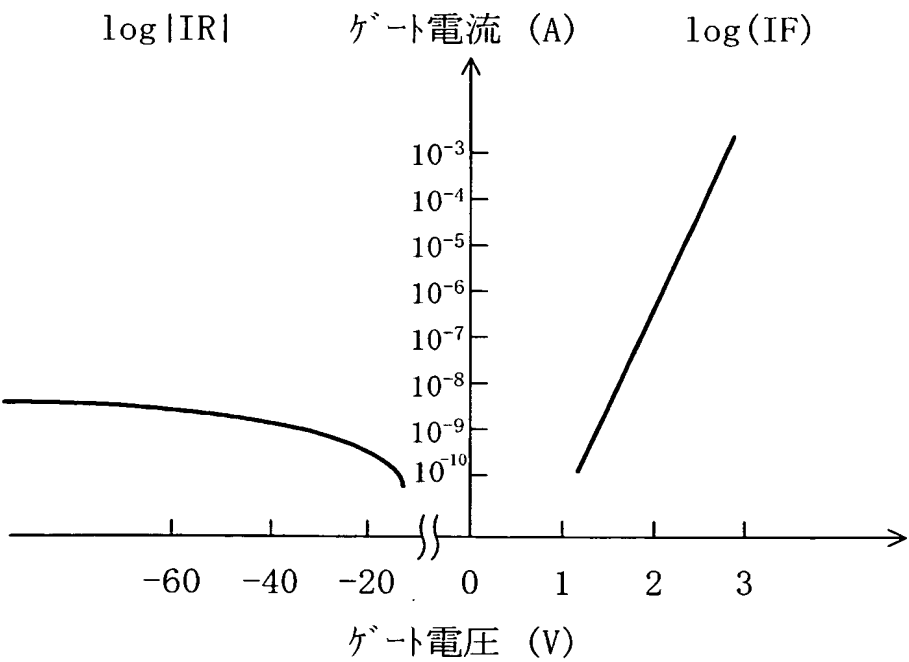
【図 3】



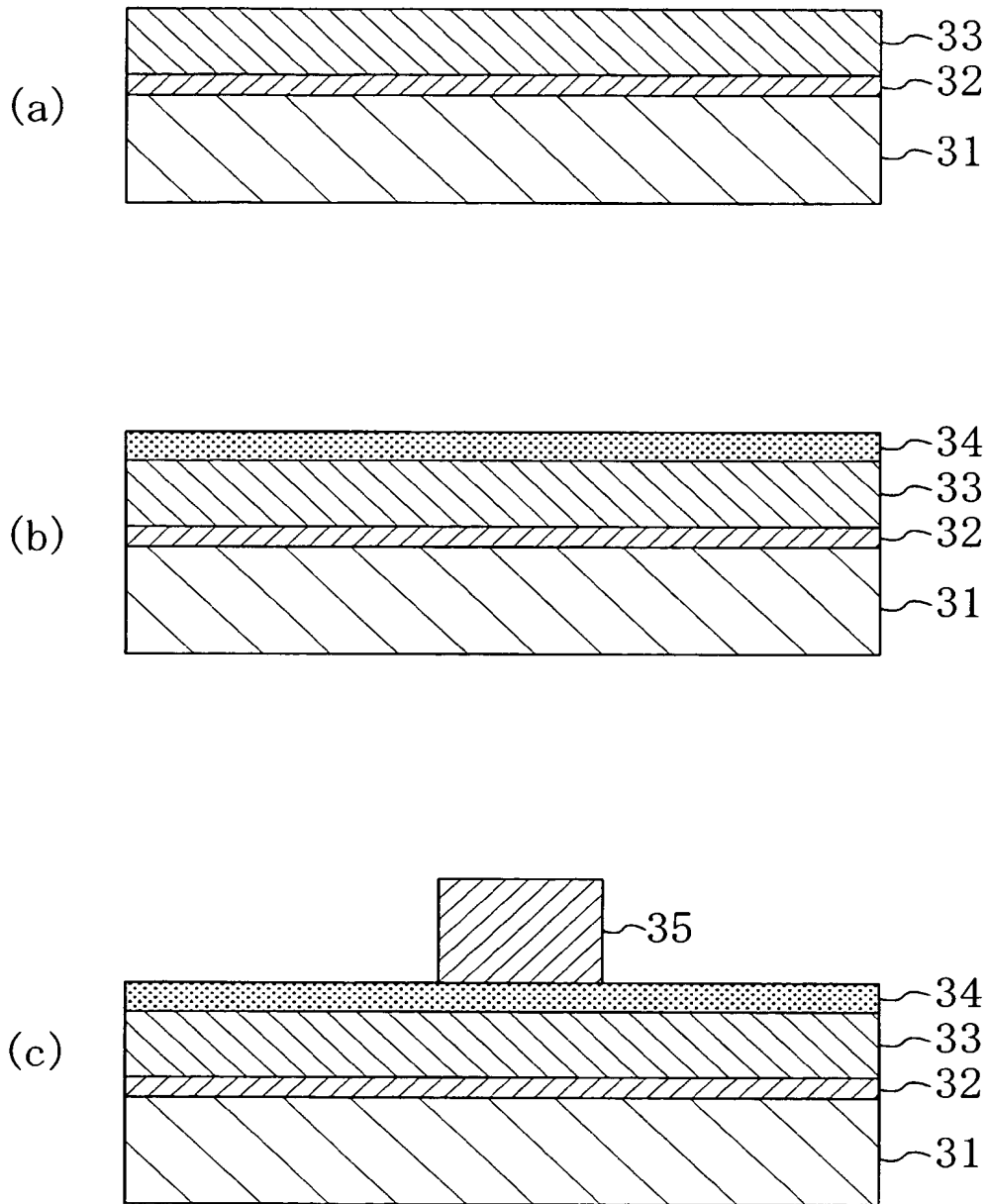
【図 4】



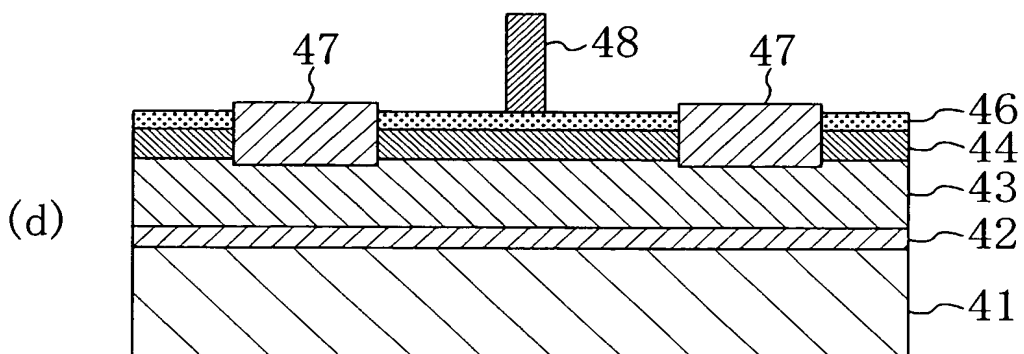
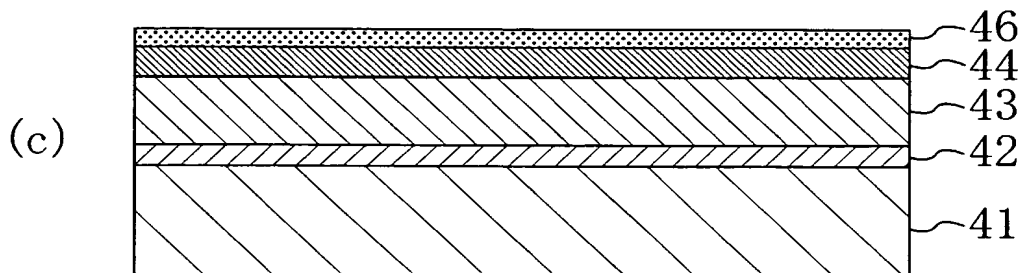
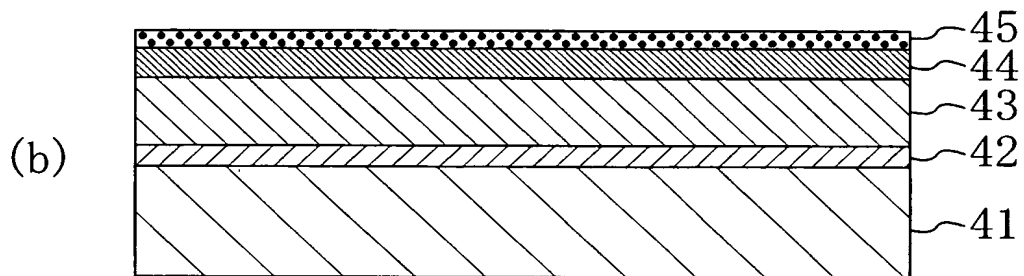
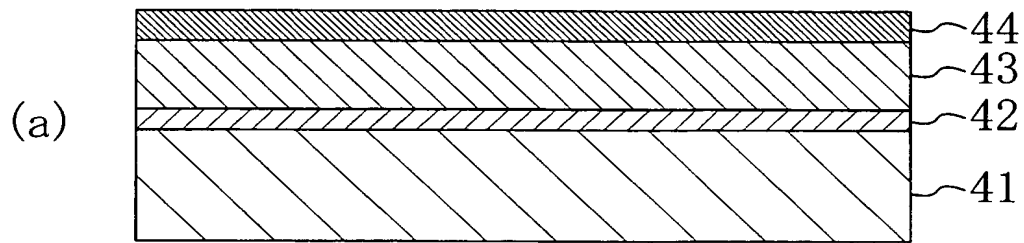
【図 5】



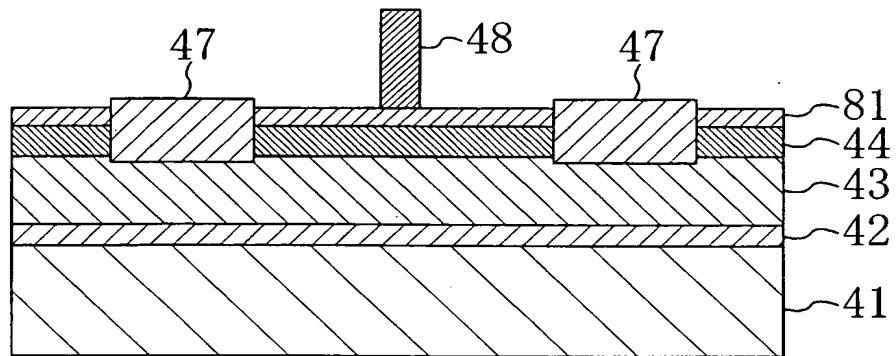
【図 6】



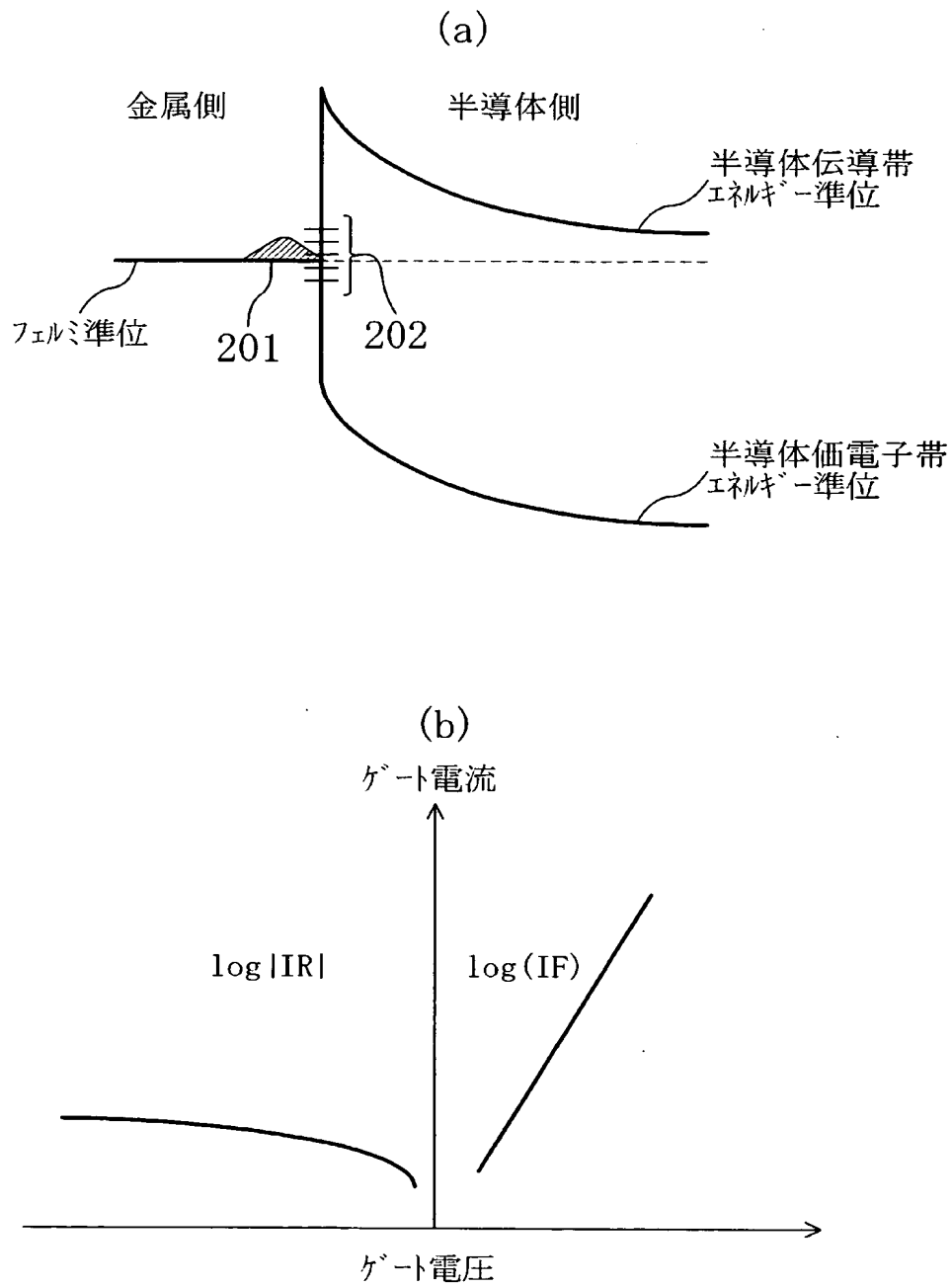
【図 7】



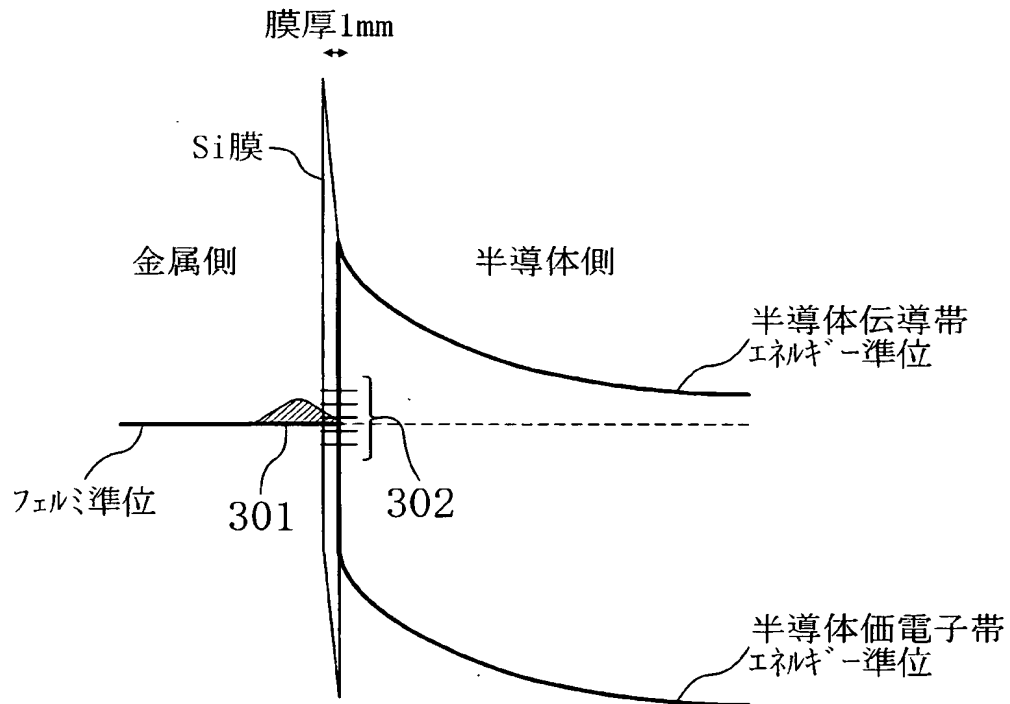
【図 8】



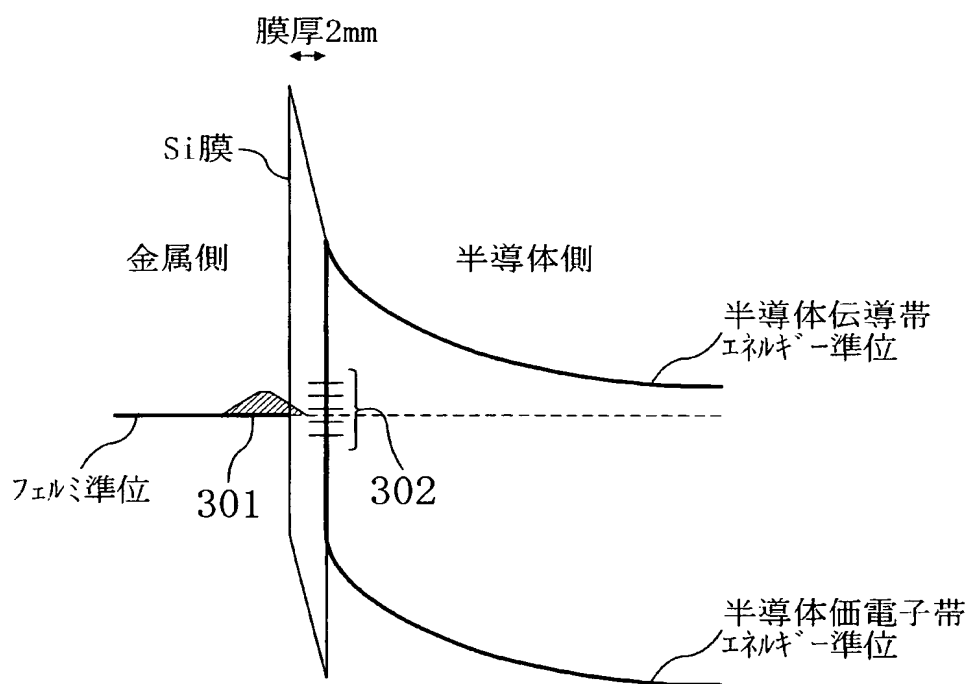
【図 9】



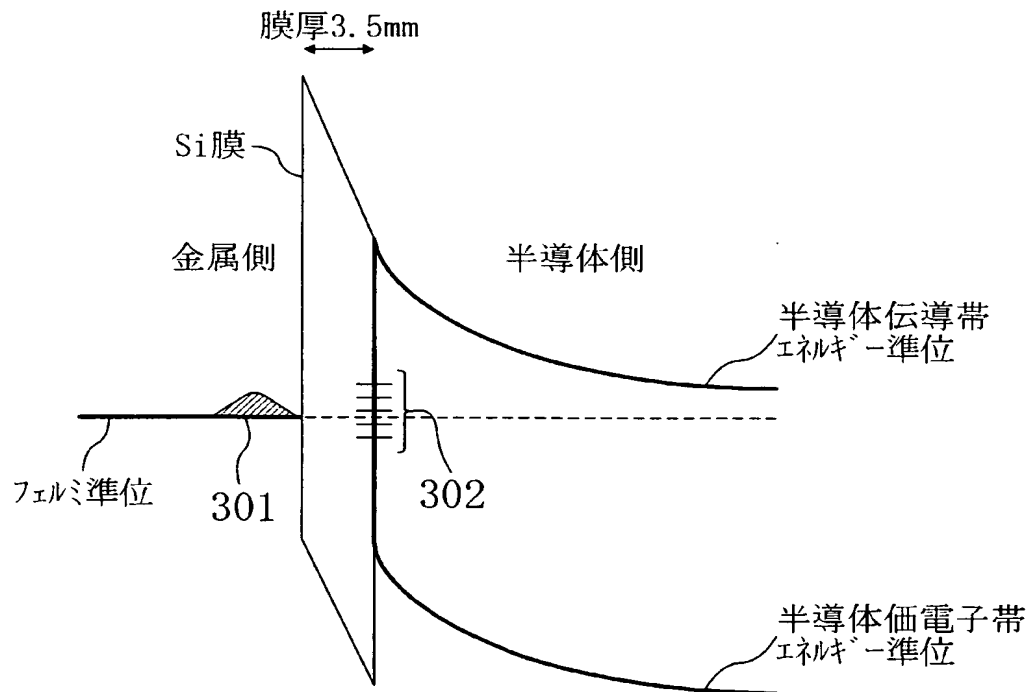
【図 10】



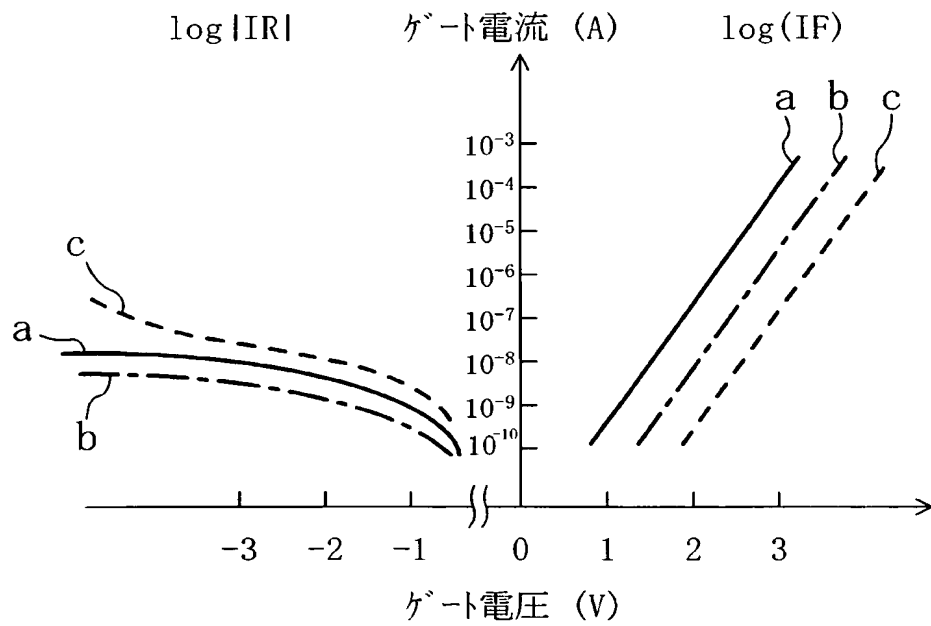
【図 11】



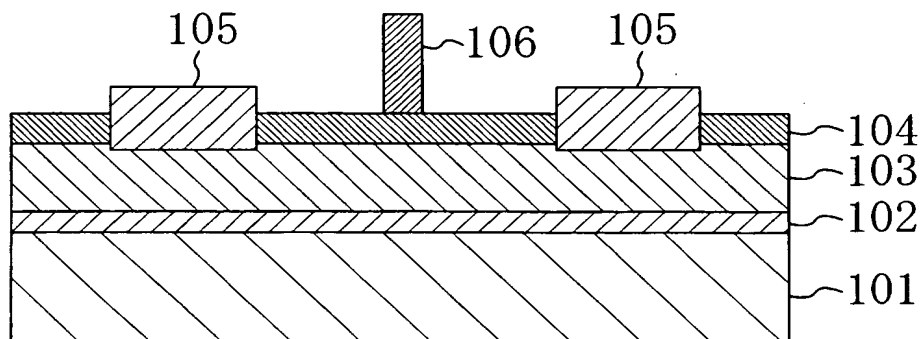
【図 12】



【図 13】



【図 14】



【書類名】 要約書

【要約】

【課題】 ショットキー接合を介して流れるリーク電流を低く抑えると共に、窒化物半導体層に対するゲート電極の密着性を向上させることを目的とする。

【解決手段】 半導体装置は、G a N 層 1 3 と、G a N 層 1 3 の上に形成されたゲート電極 1 6 とを備える。ゲート電極 1 6 は S i を含んでおり、G a N 層 1 3 とゲート電極 1 6 との間に A l ₂ O ₃ 膜が介在している。

【選択図】 図 1

特願 2 0 0 3 - 0 1 3 3 9 5

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 5 8 2 1]

1. 変更年月日

1 9 9 0 年 8 月 2 8 日

[変更理由]

新規登録

住 所

大阪府門真市大字門真 1 0 0 6 番地

氏 名

松下電器産業株式会社